

# PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2001-147659

(43)Date of publication of application : 29.05.2001

(51)Int.Cl.

G09G 3/20  
G09F 9/30  
G09G 3/30  
H01L 29/786  
// H05B 33/14

(21)Application number : 11-327637

(71)Applicant : SONY CORP

(22)Date of filing : 18.11.1999

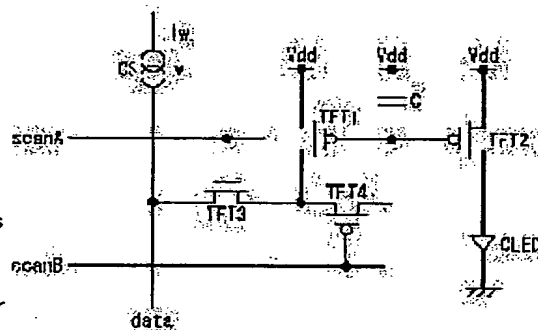
(72)Inventor : YAMAGISHI MACHIO  
YUMOTO AKIRA

## (54) DISPLAY DEVICE

### (57)Abstract:

**PROBLEM TO BE SOLVED:** To stably and accurately supply desired current to a light emitting element of each pixel and to suppress the current leak independently of characteristic dispersion of an active element inside the pixel exists.

**SOLUTION:** Each pixel consists of a receiving transistor TFT3 which takes in a signal current  $I_w$  from a data line data when a scanning line scanA is selected, a converting transistor TFT1 which temporarily converts the current level of the taken in signal current  $I_w$  to a voltage level and holds it, and a driving transistor TFT2 which provides a flow of driving current having a current level corresponding to the held voltage level to a light emitting element OLED. The TFT1 provides a flow of the current  $I_w$  taken in by the TFT3 to its own channel to generate a converted voltage level at its own gate and a capacitor C holds the voltage level generated at the gate of the TFT1. The TFT2 makes a driving current having a current level corresponding to the voltage level held in the capacitor C flow through the element OLED. Note that the threshold voltage of the TFT2 is set so that the voltage dose not become lower than the threshold voltage of the TFT1 to suppress leak current.



## LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

## \* NOTICES \*

JPO and INPIT are not responsible for any damages caused by the use of this translation.

- 1.This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.\*\*\*\* shows the word which can not be translated.
- 3.In the drawings, any words are not translated.

---

CLAIMS

---

## [Claim(s)]

[Claim 1] While being allotted to the intersection of a data-line drive circuit including the current source which generates the signal current which has the scanning-line drive circuit which makes sequential selection of the scanning line, and the current level according to brightness information, and is serially supplied to the data line, and the each scanning line and each data line It is the display equipped with two or more pixels containing the light emitting device of the current drive mold which emits light in response to supply of a drive current. The pixel concerned The accessions department which incorporates the signal current from the data line concerned when the scanning line concerned is chosen, The transducer which once changes and holds the current level of the incorporated signal current to a voltage level, The mechanical component which passes the drive current which has the current level according to the held voltage level to the light emitting device concerned is included. Said transducer The insulated gate field effect transistor for conversion equipped with the gate, the source, the drain, and the channel, The capacity linked to this gate is included. Said insulated gate field effect transistor for conversion This gate is made to generate the voltage level which passed the signal current incorporated by this accessions department to this channel, and was changed, and said capacity holds the voltage level produced to this gate. Said mechanical component The insulated gate field effect transistor for a drive equipped with the gate, a drain, the source, and a channel is included. Said insulated gate field effect transistor for a drive A channel is minded for the drive current which accepts in the gate the voltage level held at this capacity, and has the current level according to it. To this light emitting device A sink, Said insulated gate field effect transistor for a drive is a display with which the threshold voltage does not become lower than the threshold voltage of the insulated gate field effect transistor for conversion which corresponds within a pixel and which is set up like.

[Claim 2] Said insulated gate field effect transistor for a drive is a display according to claim 1 with which the gate length does not become shorter than the gate length of the insulated gate field effect transistor for conversion who corresponds within a pixel and which is set up like.

[Claim 3] Said insulated gate field effect transistor for a drive is a display according to claim 1 with which the gate dielectric film does not become thinner than the gate dielectric film of the insulated gate field effect transistor for conversion which corresponds within a pixel and which is set up like.

[Claim 4] Said insulated gate field effect transistor for a drive is a display according to claim 1 with which the high impurity concentration injected into a channel is adjusted, and the threshold voltage does not become lower than the threshold voltage of the insulated gate field effect transistor for conversion which corresponds within a pixel and which is set up like.

[Claim 5] Said insulated gate field effect transistor for a drive is a display according to claim 1 which passes the drive current according to the difference of the voltage level and threshold voltage which operated in the saturation region and were impressed to the gate to this light emitting device.

[Claim 6] The display according to claim 1 with which the gate of said insulated gate field effect transistor for conversion and the gate of said insulated gate field effect transistor for a drive are directly connected, constitute current Miller circuit, and it was made for the current level of the signal current and the current level of a drive current to serve as proportionality.

[Claim 7] Said transducer contains the insulated gate field effect transistor for a switch inserted between the drain of this insulated gate field effect transistor for conversion, and the gate. This insulated gate field effect transistor for a switch While flowing when changing the current level of the signal current into a voltage level, connecting electrically the drain and the gate of this insulated gate field effect transistor for conversion and making the gate produce the voltage level on the basis of the source This insulated gate field effect transistor for a switch is a display given in claim 1 written which separates from a drain this capacity that it was intercepted when holding a voltage level in this capacity, and was connected to the gate of this insulated gate field effect transistor for conversion, and this.

[Claim 8] Said light emitting device is a display according to claim 1 which uses an organic electroluminescent element.

[Claim 9] Said insulated gate field effect transistor for a drive and the insulated gate field effect transistor for conversion are a display according to claim 1 which is the thin film transistor which formed the source, the drain, and the channel with the polycrystal semi-conductor thin film.

[Claim 10] It is allotted to the intersection of the data line which supplies the signal current of the current level according to brightness information, and the scanning line which supplies a selection pulse. The accessions

department which is the pixel circuit which drives the light emitting device of the current drive mold which emits light according to a drive current, answers a selection pulse from this scanning line, and incorporates the signal current from this data line. The transducer which once changes and holds the current level of the incorporated signal current to a voltage level, The mechanical component which passes the drive current which has the current level according to the held voltage level to the light emitting device concerned is included. Said transducer The insulated gate field effect transistor for conversion equipped with the gate, the source, the drain, and the channel, The capacity linked to this gate is included. Said insulated gate field effect transistor for conversion This gate is made to generate the voltage level which passed the signal current incorporated by this accession department to this channel, and was changed, and said capacity holds the voltage level produced to this gate. Said mechanical component The insulated gate field effect transistor for a drive equipped with the gate, a drain, the source, and a channel is included. Said insulated gate field effect transistor for a drive A channel is minded for the drive current which accepts in the gate the voltage level held at this capacity, and has the current level according to it. To this light emitting device A sink, Said insulated gate field effect transistor for a drive is a pixel circuit where the threshold voltage is set up lower than the threshold voltage of the insulated gate field effect transistor for conversion.

[Claim 11] Said insulated gate field effect transistor for a drive is a pixel circuit according to claim 10 where the gate length does not become shorter than the gate length of the insulated gate field effect transistor for conversion and which is set up like.

[Claim 12] Said insulated gate field effect transistor for a drive is a pixel circuit according to claim 10 where the gate dielectric film does not become thinner than the gate dielectric film of the insulated gate field effect transistor for conversion and which is set up like.

[Claim 13] Said insulated gate field effect transistor for a drive is a pixel circuit according to claim 10 where the high impurity concentration injected into a channel is adjusted, and the threshold voltage does not become lower than the threshold voltage of the insulated gate field effect transistor for conversion and which is set up like.

[Claim 14] Said insulated gate field effect transistor for a drive is a pixel circuit according to claim 10 which passes the drive current according to the difference of the voltage level and threshold voltage which operated in the saturation region and were impressed to the gate to this light emitting device.

[Claim 15] The pixel circuit according to claim 10 where the gate of said insulated gate field effect transistor for conversion and the gate of said insulated gate field effect transistor for a drive are connected directly, constitute current Miller circuit, and it was made for the current level of the signal current and the current level of a drive current to serve as proportionality.

[Claim 16] Said transducer contains the insulated gate field effect transistor for a switch inserted between the drain of this insulated gate field effect transistor for conversion, and the gate. This insulated gate field effect transistor for a switch While flowing when changing the current level of the signal current into a voltage level, connecting electrically the drain and the gate of this insulated gate field effect transistor for conversion and making the gate produce the voltage level on the basis of the source This insulated gate field effect transistor for a switch is a pixel circuit given in claim 10 written which separates from a drain this capacity that it was intercepted when holding a voltage level in this capacity, and was connected to the gate of this insulated gate field effect transistor for conversion, and this.

[Claim 17] Said light emitting device is a pixel circuit according to claim 10 which uses an organic electroluminescent element.

[Claim 18] Said insulated gate field effect transistor for a drive and the insulated gate field effect transistor for conversion are a pixel circuit according to claim 10 which is the thin film transistor which formed the source, the drain, and the channel with the polycrystal semi-conductor thin film.

[Claim 19] It is allotted to the intersection of the data line which supplies the signal current of the current level according to brightness information, and the scanning line which supplies a selection pulse. The acceptance procedure of being the drive approach of a light emitting device of driving the light emitting device of the current drive mold which emits light according to a drive current, answering a selection pulse from this scanning line, and incorporating the signal current from this data line, The conversion procedure which once changes and holds the current level of the incorporated signal current to a voltage level, The drive procedure of passing the drive current which has the current level according to the held voltage level to the light emitting device concerned is included. Said conversion procedure Include the procedure using the insulated gate field effect transistor for conversion equipped with the gate, the source, the drain, and the channel, and the capacity linked to this gate, and it sets for this procedure. This insulated gate field effect transistor for conversion This gate is made to generate the voltage level which passed the signal current incorporated by this acceptance procedure to this channel, and was changed, and said capacity holds the voltage level produced to this gate. Said drive procedure Include the procedure using the insulated gate field effect transistor for a drive equipped with the gate, a drain, the source, and a channel, and it sets for this procedure. This insulated gate field effect transistor for a drive A channel is minded for the drive current which accepts in the gate the voltage level held at this capacity, and has the current level according to it. To this light emitting device A sink, This insulated gate field effect transistor for a drive is the drive approach of the light emitting device set up so that the threshold voltage may become lower than the threshold voltage of the insulated gate field effect transistor for conversion.

[Claim 20] Said insulated gate field effect transistor for a drive is the drive approach of the light emitting device according to claim 19 set up like that the gate length does not become shorter than the gate length of the insulated gate field effect transistor for conversion.

[Claim 21] Said insulated gate field effect transistor for a drive is the drive approach of the light emitting device according to claim 19 set up like that the gate dielectric film does not become thinner than the gate dielectric film of the insulated gate field effect transistor for conversion.

[Claim 22] Said insulated gate field effect transistor for a drive is the drive approach of the light emitting device according to claim 19 set up like that adjust the high impurity concentration injected into a channel, and the threshold voltage does not become lower than the threshold voltage of the insulated gate field effect transistor for conversion.

[Claim 23] This insulated gate field effect transistor for a drive is the drive approach of a light emitting device according to claim 19 of passing the drive current according to the difference of the voltage level and threshold voltage which operated in the saturation region and were impressed to the gate to this light emitting device.

[Claim 24] The drive approach of a light emitting device according to claim 19 of the gate of this insulated gate field effect transistor for conversion and the gate of this insulated gate field effect transistor for a drive being connected directly, constituting current Miller circuit, and having made it the current level of the signal current and the current level of a drive current serve as proportionality.

[Claim 25] Said conversion procedure includes the procedure using the insulated gate field effect transistor for a switch inserted between the drain of this insulated gate field effect transistor for conversion, and the gate, and sets it for this procedure. This insulated gate field effect transistor for a switch It flows, when this insulated gate field effect transistor for conversion changes the current level of the signal current into a voltage level. While connecting electrically the drain and the gate of this insulated gate field effect transistor for conversion and making the gate produce the voltage level on the basis of the source This insulated gate field effect transistor for a switch is the drive approach of the light emitting device given in claim 19 written which separates from a drain this capacity that it was intercepted when holding a voltage level in this capacity, and was connected to the gate of this insulated gate field effect transistor for conversion, and this.

[Claim 26] Said light emitting device is the drive approach of a light emitting device according to claim 19 of using an organic electroluminescent element.

[Claim 27] Said insulated gate field effect transistor for a drive and the insulated gate field effect transistor for conversion are the drive approach of the light emitting device according to claim 19 using the thin film transistor which formed the source, the drain, and the channel with the polycrystal semi-conductor thin film.

---

[Translation done.]

## \* NOTICES \*

JPO and INPIT are not responsible for any damages caused by the use of this translation.

- 1.This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.\*\*\*\* shows the word which can not be translated.
- 3.In the drawings, any words are not translated.

---

DETAILED DESCRIPTION

---

## [Detailed Description of the Invention]

[0001]

[Field of the Invention] This invention relates to the display equipped with the light emitting device by which brightness is controlled by currents, such as an organic electroluminescence (EL) component, for every pixel. It is related with the so-called active-matrix type with which the amount of currents supplied to a light emitting device is controlled by active elements, such as an insulated gate field effect transistor prepared in each pixel, in more detail of image display device. Furthermore, it is related with the control technique of the leakage current of subthreshold level which flows to an insulated gate field effect transistor in detail.

[0002]

[Description of the Prior Art] An image is displayed by arranging many pixels in in the shape of a matrix, and generally, controlling optical reinforcement by the image display device of a active-matrix mold for every pixel according to the given brightness information. When liquid crystal is used as electrooptic material, the permeability of a pixel changes according to the electrical potential difference written in each pixel. It is the same as that of the case where fundamental actuation uses liquid crystal also with the image display device of the active-matrix mold using the organic electroluminescence ingredient as electrooptic material. However, unlike a liquid crystal display, an organic electroluminescence display is the so-called spontaneous light type which has a light emitting device in each pixel, and has an advantage, like a back light with the high visibility of an image has needlessness and a quick speed of response compared with a liquid crystal display. The brightness of each light emitting device is controlled by the amount of currents. That is, in that a light emitting device is a current drive mold or a current control mold, a liquid crystal display etc. is large and it differs.

[0003] A passive matrix and an active matrix are possible also for an organic electroluminescence display as the drive method like a liquid crystal display. Although structure of the former is simple, since implementation of a large-sized and high definition display is difficult, development of an active matrix is performed briskly. An active matrix is controlled by the active element (generally it may call the thin film transistor which is a kind of an insulated gate field effect transistor, and Following TFT) which prepared the current which flows to the light emitting device prepared in each pixel in the interior of a pixel. The organic electroluminescence display of this active matrix is indicated by JP,8-234683,A, and shows the equal circuit for 1 pixel to drawing 6. A pixel consists of a light emitting device OLED, the first thin film transistor TFT1, the second thin film transistor TFT2, and retention volume C. A light emitting device is an organic electroluminescence (EL) component. Since an organic EL device has a rectifying action in many cases, it may be called OLED (organic light emitting diode), and uses the notation of diode as a light emitting device OLED by a diagram. However, a light emitting device is not necessarily restricted to OLED, and brightness should just be controlled by the amount of currents which flows for a component. Moreover, as for a light emitting device, a rectifying action is not necessarily required. In the example of illustration, the source of TFT2 of a P channel mold is set to Vdd (power-source potential), and while the cathode (cathode) of a light emitting device OLED is connected to touch-down potential, the anode (anode plate) is connected to the drain of TFT2. On the other hand, the gate of TFT1 of N channel mold is connected to the scanning line scan, the source is connected to data-line data, and the drain is connected to the gate of retention volume C and TFT2.

[0004] In order to operate a pixel, first, the scanning line scan is made into a selection condition, if the data potential Vw which expresses brightness information to data-line data is impressed, TFT1 flows, retention volume C charges or discharges, and the gate potential of TFT2 is in agreement with the data potential Vw. If the scanning line scan is made into the condition of not choosing, TFT1 becomes off, and although TFT2 is electrically separated from data-line data, the gate potential of TFT2 will be held with retention volume C at stability. The current which flows to a light emitting device OLED through TFT2 serves as a value according to the gate / electrical potential difference Vgs between the sources of TFT2, and a light emitting device OLED continues emitting light by the brightness according to the amount of currents supplied through TFT2.

[0005] Now, when the current which flows between the drain/source of TFT2 is set to Ids, this is the drive current which flows to OLED. Ids is expressed with the following formulas when TFT2 shall operate in a saturation region.

$$I_{ds} = \mu_{\text{Cox}} \cdot W/L \cdot (V_{gs} - V_{th})^2 / 2 = \mu_{\text{Cox}} \cdot W/L \cdot (V_w - V_{th})^2 / 2 \quad (1)$$

Cox is the gate capacitance per unit area, and is given by the following formulas here.

$$C_{ox} = \epsilon_0 \text{ and } \epsilon_{\text{onr}} / d \quad (2)$$

(1) Vth shows the threshold of TFT2 among a formula and (2) types, mu shows the mobility of a carrier, W shows channel width, L shows channel length, epsilon 0 shows the dielectric constant of vacuum, epsilononr shows the

specific inductive capacity of gate dielectric film, and  $d$  is the thickness of gate dielectric film.

[0006] (1) According to the formula,  $I_{ds}$  can be controlled by the potential  $V_w$  written in a pixel, and the brightness of a light emitting device OLED can be controlled by it as a result. Here, the reason for operating TFT2 in a saturation region is as follows. That is, in order to control  $I_{ds}$  only by  $V_{gs}$  in a saturation region and not to be dependent on a drain / electrical potential difference  $V_{ds}$  between the sources, even if it changes  $V_{ds}$  by property dispersion of OLED, it is because the drive current  $I_{ds}$  of the specified quantity can be passed to OLED.

[0007] As mentioned above, once it writes in  $V_w$ , by the circuitry of the pixel shown in drawing 6, OLED will continue luminescence by fixed brightness between 1 scan cycles (one frame) until it is rewritten next. If a majority of such pixels are arranged in the shape of a matrix like drawing 7, a active-matrix mold display can be constituted. As shown in drawing 7, the scanning line scan1 for the conventional display to choose a pixel 25 in a predetermined scan cycle (for example, frame period according to the NTSC standard) thru/or scanN, and data-line data that gives the brightness information (data potential  $V_w$ ) for driving a pixel 25 are arranged in the shape of a matrix. While the scanning line scan1 thru/or scanN are connected to the scanning-line drive circuit 21, data-line data is connected to the data-line drive circuit 22. A desired image can be displayed by repeating the writing of  $V_w$  from data-line data by the data-line drive circuit 22, making sequential selection of the scanning line scan1 thru/or the scanN by the scanning-line drive circuit 21. With the display of a passive-matrix mold, with the display of the active-matrix mold shown in drawing 7 to emitting light only at the moment of being chosen, in order that the light emitting device of each pixel 25 may continue luminescence also even for after write-in termination, the light emitting devices contained in each pixel are points — compared with a passive-matrix mold, the level of the drive current of a light emitting device can be lowered — and become advantageous on a high definition large-sized display especially.

[0008]

[Problem(s) to be Solved by the Invention] In a active-matrix mold organic electroluminescence display, although TFT (Thin Film Transistor, thin film transistor) generally as an active element formed on the glass substrate is used, this is based on the following reason. That is, it is not realistic for the size to become comparatively large-sized on the property in which an organic electroluminescence display is a direct viewing type, and to use a single crystal silicon substrate from cost, constraint of a manufacturing facility, etc. for formation of an active element. From this situation, a comparatively large-sized glass substrate is used in a active-matrix mold organic electroluminescence display, and, usually TFT with comparatively easy forming on it as an active element is used. However, the amorphous silicon and polish recon which are used for formation of TFT have bad crystallinity compared with single crystal silicon, and since the controllability of a conduction device is bad, it is known that formed TFT has large dispersion in a property. Although the laser annealing method is usually used in order to avoid problems, such as heat deformation of a glass substrate, when forming poly-Si TFT on a comparatively large-sized glass substrate especially, it is difficult for a big glass substrate to irradiate laser energy at homogeneity, and it is not avoided that the condition of crystallization of polish recon produces dispersion by the location in a substrate.

[0009] Consequently, it is not rare that that  $V_{th}$  (threshold) differs also in TFT formed on the same substrate  $V$  or more [ 1 ] by the pixel depending on hundreds of mV and the case, either. Although the same signal potential  $V_w$  is written in to a different pixel in this case, as a result of  $V_{th}$ 's varying by the pixel, according to (1) type shown above, the current  $I_{ds}$  which flows to OLED varies greatly for every pixel, at all, from a desired value, cannot result in shifting and cannot expect image quality high as a display. This can say that the same is said of dispersion in each parameter of not only  $V_{th}$  but the carrier mobility  $\mu$  etc. types (1). Moreover, as for dispersion in each above-mentioned parameter, changing a certain extent is avoided by not only dispersion between the above pixels but every manufacture lot, and not every product. In such a case, although it be necessary to determine about how the data line potential  $V_w$  should be set up according to completion of each parameter of (1) type for every product to the current  $I_{ds}$  of the request which should be pass to OLED, about aging of the TFT property it be not only unreal, but produce by the property fluctuation of TFT by environmental temperature, and further prolonged use in the mass production process of a display, it be very difficult for this to take a cure. About the pixel circuit where this invention was made in view of the above-mentioned problem, and its drive approach, the purpose is not based on property dispersion of the active element inside a pixel, but is to offer stability and the display which a desired current is supplied to the light emitting device of each pixel, and can display an image high-definition as the result on it correctly. The purpose of controlling the leakage current of the subthreshold level which flows to TFT which drives OLED especially, and preventing fine luminescence of a pixel, with attaining high-definition image display is carried out.

[0010]

[Means for Solving the Problem] The following means were provided in order to attain the above-mentioned purpose. Namely, a data-line drive circuit including the current source which this invention generates the signal current which has the scanning-line drive circuit which makes sequential selection of the scanning line, and the current level according to brightness information, and is serially supplied to the data line, While being allotted to the intersection of each scanning line and each data line, it is the display equipped with two or more pixels containing the light emitting device of the current drive mold which emits light in response to supply of a drive current. The pixel concerned The accession department which incorporates the signal current from the data line concerned when the scanning line concerned is chosen, The transducer which once changes and holds the current level of the incorporated signal current to a voltage level, The mechanical component which passes the drive current which has the current level according to the held voltage level to the light emitting device concerned is included. Said transducer The insulated gate field effect transistor for conversion equipped with the gate, the source, the drain,

and the channel, The capacity linked to this gate is included. Said insulated gate field effect transistor for conversion This gate is made to generate the voltage level which passed the signal current incorporated by this access department to this channel, and was changed, and said capacity holds the voltage level produced to this gate. Said mechanical component The insulated gate field effect transistor for a drive equipped with the gate, a drain, the source, and a channel is included. Said insulated gate field effect transistor for a drive A channel is minded for the drive current which accepts in the gate the voltage level held at this capacity, and has the current level according to it. To this light emitting device A sink, Said insulated gate field effect transistor for a drive is set as the appearance to which the threshold voltage does not become lower than the threshold voltage of the insulated gate field effect transistor for conversion which corresponds within a pixel. Specifically, said insulated gate field effect transistor for a drive is set as the appearance to which the gate length does not become shorter than the gate length of the insulated gate field effect transistor for conversion who corresponds within a pixel. Or said insulated gate field effect transistor for a drive is set as the appearance to which the gate dielectric film does not become thinner than the gate dielectric film of the insulated gate field effect transistor for conversion which corresponds within a pixel. Or said insulated gate field effect transistor for a drive adjusts the high impurity concentration injected into a channel, and is set as the appearance to which the threshold voltage does not become lower than the threshold voltage of the insulated gate field effect transistor for conversion which corresponds within a pixel. Preferably, said insulated gate field effect transistor for a drive operates in a saturation region, and passes the drive current according to the difference of the voltage level and threshold voltage which were impressed to the gate to this light emitting device. Moreover, the gate of said insulated gate field effect transistor for conversion and the gate of said insulated gate field effect transistor for a drive are connected directly, current Miller circuit is constituted, and it is made for the current level of the signal current and the current level of a drive current to serve as proportionality. Moreover, said transducer contains the insulated gate field effect transistor for a switch inserted between the drain of this insulated gate field effect transistor for conversion, and the gate. This insulated gate field effect transistor for a switch While flowing when changing the current level of the signal current into a voltage level, connecting electrically the drain and the gate of this insulated gate field effect transistor for conversion and making the gate produce the voltage level on the basis of the source This insulated gate field effect transistor for a switch is intercepted when holding a voltage level in this capacity, and it separates this capacity linked to the gate of this insulated gate field effect transistor for conversion, and this from a drain. Preferably, said light emitting device uses an organic electroluminescent element. Preferably, said insulated gate field effect transistor for a drive and the insulated gate field effect transistor for conversion are thin film transistors which formed the source, the drain, and the channel with the polycrystal semi-conductor thin film.

[0011] The pixel circuit of this invention has the following description. In the first place, the writing of the brightness information to a pixel is performed by passing the signal current of the magnitude according to brightness to the data line, and the current produces the electrical potential difference between the gate [ between / the source drains of the insulated gate field effect transistor for conversion inside a pixel ] sources according to the current level as a result of flow. The electrical potential difference between the gate sources produced [ second ] in the above or gate potential was formed in the interior of a pixel, or is held according to an operation of the capacity which exists parasitically, and after write-in termination maintains the level in general during the predetermined period. Said insulated gate field effect transistor for conversion itself [ which was connected to it and serial ] or it is controlled by the insulated gate field effect transistor for a drive by which was independently prepared in the interior of a pixel and common connection was made in this insulated gate field effect transistor for conversion, and the gate, and the current which flows [ third ] to OLED is in general equal to the electrical potential difference between the gate sources of the insulated gate field effect transistor for conversion which the electrical potential difference between the gate sources in the case of an OLED drive produced according to the first description. The data line and the interior of a pixel flow in the fourth by the insulated gate field effect transistor for taking in controlled by the 1st scanning line at the time of writing, and between the gate drains of said insulated gate field effect transistor for conversion connects with it too hastily by the insulated gate field effect transistor for a switch controlled by the 2nd scanning line. When it collects above, it is the remarkable description to be given in the form of a current value in the display of this invention to brightness information having been given in the form of an electrical-potential-difference value in the conventional example, i.e., for it to be a current write-in mold.

[0012] This invention is not based on property dispersion of TFT, as already stated, but although it aims at passing a desired current to OLED correctly, the above-mentioned first thru/or the fourth description explain the reason for the ability to attain this purpose below. In addition, TFT3 and the insulated gate field effect transistor for a switch are described [ the insulated gate field effect transistor for conversion / TFT1 and the insulated gate field effect transistor for a drive ] for TFT2 and the insulated gate field effect transistor for taking in as TFT4 below. However, this invention is not restricted to TFT (thin film transistor), and its single crystal silicon transistor created by a single crystal silicon substrate and the SOI substrate is large, and it can adopt it by using an insulated gate field effect transistor as an active element. Now, the electrical potential difference between the gate sources which produces the signal current passed to TFT1 in TFT1 as a result of [ its ]  $I_w$  is set to  $V_g$  at the time of the writing of brightness information. Since between the gate drains of TFT1 has connected too hastily by TFT4 at the time of writing, TFT1 operates in a saturation region. Therefore,  $I_w$  is given by the following formulas.

$$I_w = \mu_1, Cox1, \text{ and } W1/L1/2(V_{gs} - V_{th1})^2 \quad (3)$$

In the case of the aforementioned (1) formula, the semantics of each parameter applies here. Next, if the current which flows to OLED is set to  $I_{drv}$ , current level will be controlled by TFT2 by which  $I_{drv}$  is connected to OLED and

a serial. In this invention, since the electrical potential difference between the gate sources is in agreement with  $V_{gs}$  of (3) types, if it assumes that TFT2 operates in a saturation region, the following formulas will be realized.

$$I_{drv} = \mu_2, Cox_2, \text{ and } W_2/L_2 / 2(V_{gs} - V_{th2})^2 \quad (4)$$

In the case of the aforementioned (1) formula, the semantics of each parameter applies. In addition, generally conditions for the thin film transistor of an insulated-gate electric field effect mold to operate in a saturation region are given by the following formulas by making  $V_{ds}$  into the electrical potential difference between the drain sources.

$$|V_{ds}| > |V_{gs} - V_{th}| \quad (5)$$

[0013] Here, since it is approached and formed in the interior of a small pixel, TFT1 and TFT2 are profile  $\mu_1 = \mu_2$  and  $Cox_1 = Cox_2$ , and unless especially creativity is put, they are considered to be  $V_{th1} = V_{th2}$ . Then, the following formulas are easily drawn from (3) types and (4) types at this time.

$$I_{drv}/I_w = (W_2/L_2)/(W_1/L_1) \quad (6)$$

Although it is common in (3) types and (4) types that the value of  $\mu$ ,  $Cox$ , and  $V_{th}$  itself varies for every pixel, every product, and every manufacture lot as for the point which it should be careful of here, since (6) types do not contain these parameters, I hear that it is not dependent on these dispersion, and there is a value of  $I_{drv}/I_w$ . If it designs with  $W_1 = W_2$  and  $L_1 = L_2$ ,  $I_{drv}/I_w = 1$ , i.e.,  $I_w$  and  $I_{drv}$ , will become the same value. That is, it is not based on property dispersion of TFT, but since the drive current  $I_{drv}$  which flows to OLED becomes the same as that of the signal current  $I_w$  correctly, the luminescence brightness of OLED is correctly controllable as a result.

[0014] since [ as mentioned above, ]  $V_{th1}$  of TFT1 for conversion and  $V_{th2}$  of TFT2 for a drive are fundamentally the same — both TFT(s) — if the signal level of cut-off level is impressed to the gate which is in the common potential of \*\* mutually — TFT1 and TFT2 — it must be in both non-switch-on — it comes out. However,  $V_{th2}$  may become low rather than  $V_{th1}$  according to factors, such as dispersion in a parameter, also within a pixel in fact. At this time, since the leakage current of subthreshold level flows to TFT2 for a drive, OLED presents fine luminescence. The contrast of a screen falls by this fine luminescence, and a display property is spoiled. So, especially in this invention, it is set as the appearance to which the threshold voltage  $V_{th2}$  of TFT2 for a drive does not become lower than the threshold voltage  $V_{th1}$  of TFT1 for conversion which corresponds within a pixel. For example, even if it makes gate length  $L_2$  of TFT2 longer than the gate length  $L_1$  of TFT1 and changes the process parameter of these thin film transistors, it is made for  $V_{th2}$  not to become lower than  $V_{th1}$ . It is possible for this to control very small current leak.

[0015]

[Embodiment of the Invention] Drawing 1 is the example of the pixel circuit by this invention. Others [ transistor / TFT2 / which controls the drive current which flows to the light emitting device which this circuit becomes from the transistor TFT1 for conversion to which the signal current flows, an organic EL device, etc. / for a drive ], By control of the transistor TFT3 for taking in which connects or intercepts a pixel circuit and data-line data by control of the 1st scanning line scanA, and the 2nd scanning line scanB It consists of capacity C and a light emitting device OLED for after write-in termination to hold the electrical potential difference between the gate sources of the transistors TFT4 and TFT1 for a switch which short-circuit the gate drain of TFT1 during a write-in period. Although TFT3 constitutes drawing 1 and the transistor of NMOS and others is constituted from a PMOS, this needs to be an example and does not necessarily need to be this passage. Although the terminal of one of these is connected to the gate of TFT1 and the other-end child is connected to Vdd (power-source potential), the fixed potential of not only Vdd but arbitration is sufficient as capacity C. The cathode (cathode) of OLED is connected to touch-down potential.

[0016] The display which applies to this invention fundamentally is equipped with two or more pixels containing the light emitting device OLED of the current drive mold which emits light in response to supply of a drive current while it is arranged on the intersection of a data-line drive circuit including the current source CS which generates the signal current  $I_w$  which has the scanning-line drive circuit which makes sequential selection of the scanning lines scanA and scanB, and the current level according to brightness information, and is serially supplied to data-line data, and each scanning lines scanA and scanB and each data-line data. The pixel concerned shown in drawing 1 as a description matter consists of the accession department which incorporates the signal current  $I_w$  from the data-line data concerned, a transducer which once changes and holds the current level of the incorporated signal current  $I_w$  to a voltage level, and a mechanical component which passes the drive current which has the current level according to the held voltage level to the light emitting device OLED concerned, when the scanning line scanA concerned is chosen. Specifically, said accession department consists of a transistor TFT3 for taking in. Said transducer contains the capacity C connected with the thin film transistor TFT1 for conversion equipped with the gate, the source, the drain, and the channel at the gate. The thin film transistor TFT1 for conversion makes the gate generate the voltage level which passed to the channel the signal current  $I_w$  incorporated by the accession department, and was changed, and capacity C holds the voltage level produced to the gate. Furthermore, said transducer contains the thin film transistor TFT4 for a switch inserted between the drain of the thin film transistor TFT1 for conversion, and the gate. The thin film transistor TFT4 for a switch flows, when changing the current level of the signal current  $I_w$  into a voltage level, the drain and the gate of the thin film transistor TFT1 for conversion are connected electrically, and the gate of TFT1 is made to produce the voltage level on the basis of the source. Moreover, the thin film transistor TFT4 for a switch is intercepted when holding a voltage level in capacity C, and it separates the capacity C linked to the gate of the thin film transistor TFT1 for conversion, and this from the drain of TFT1.

[0017] Furthermore, said mechanical component contains the thin film transistor TFT2 for a drive equipped with the



gate, a drain, the source, and a channel. The thin film transistor TFT2 for a drive passes the drive current which accepts in the gate the voltage level held at capacity C, and has the current level according to it to a light emitting device OLED through a channel. The gate of the thin film transistor TFT1 for conversion and the gate of the thin film transistor TFT2 for a drive are connected directly, current Miller circuit is constituted, and it was made for the current level of the signal current  $I_w$  and the current level of a drive current to serve as proportionality. The thin film transistor TFT2 for a drive operates in a saturation region, and passes the drive current according to the difference of the voltage level and threshold voltage which were impressed to the gate to a light emitting device OLED.

[0018] As a description matter of this invention, the thin film transistor TFT2 for a drive is set as the appearance to which the threshold voltage does not become lower than the threshold voltage of the thin film transistor TFT1 for conversion which corresponds within a pixel. Specifically, TFT2 is set as the appearance to which the gate length does not become shorter than the gate length of TFT1. Or TFT2 may be set up so that the gate dielectric film may not become thinner than the gate dielectric film of TFT1 which corresponds within a pixel. Or TFT2 may adjust the high impurity concentration injected into the channel, and may set it as the appearance to which threshold voltage does not become lower than the threshold voltage of TFT1 which corresponds within a pixel. If the signal level of cut-off level is impressed to the gate of both the thin film transistors by which common connection was made when it sets up temporarily so that the threshold voltage of TFT1 and TFT2 may become the same, both TFT1 and TFT2 should be turned off. However, dispersion in a process parameter is also in a pixel slightly in fact, and the threshold voltage of TFT2 may become low from the threshold voltage of TFT1. At this time, since the feeble current of subthreshold level flows to TFT2 for a drive also with the signal level below cut-off level, OLED fine-emits light and the contrast fall of a screen appears. So, in this invention, gate length of TFT2 is made longer than the gate length of TFT1. Even if it changes the process parameter of a thin film transistor within a pixel, it is made for the threshold voltage of TFT2 not to become lower than the threshold voltage of TFT1 by this.

[0019] Drawing 2 is a graph which shows gate length L of a thin film transistor, and the relation of threshold voltage  $V_{th}$ . In the comparatively short short-channel-effect field A,  $V_{th}$  goes up [ gate length L ] with the increment in gate length L. On the other hand, in the comparatively big control field B, gate length L is not concerned with gate length L, but  $V_{th}$ 's is almost fixed. By this invention, gate length of TFT2 is made longer than the gate length of TFT1 using this property. For example, when the gate length of TFT1 is 7 micrometers, gate length of TFT2 is set to about 10 micrometers. While the gate length of TFT1 belongs to the short-channel-effect field A, the gate length of TFT2 may be made to belong to the control field B. Thereby, while being able to control the short channel effect in TFT2, the threshold voltage reduction by fluctuation of a process parameter can be controlled. By the above, the leakage current of the subthreshold level which flows to TFT2 can be controlled, fine luminescence of OLED can be suppressed, and it can contribute to a contrast improvement.

[0020] Drawing 3 expresses typically the cross-section structure of the pixel circuit shown in drawing 1. However, in order to make illustration easy, only TFT2 is expressed as OLED. OLED piles up a reflector 10, the organic electroluminescence layer 11, and a transparent electrode 12 in order. Common connection of the transparent electrode 12 which has separated the reflector 10 for every pixel and functions as an anode of OLED is made between pixels, and it functions as a cathode of OLED. That is, common connection of the transparent electrode 12 is made at the predetermined power-source potential  $V_{dd}$ . The organic electroluminescence layer 11 serves as bipolar membrane which piled up for example, the electron hole transportation layer and the electron transport layer. For example, Diamyne is vapor-deposited as an electron hole transportation layer on the reflector 10 which functions as an anode (hole-injection electrode), Alq3 is vapor-deposited as an electron transport layer on it, and the transparent electrode 12 which functions as a cathode (electron injection electrode) on it further is formed. In addition, Alq3 is 8-hydroxy. quinoline aluminum is expressed. OLED which has such a laminated structure is only an example. If the electrical potential difference (about 10V) of the forward direction is impressed between the anode/cathode of OLED which has this configuration, impregnation of carriers, such as an electron and an electron hole, will take place, and luminescence will be observed. Actuation of OLED is considered to be luminescence by the exciton formed from the electron hole poured in from the electron hole transportation layer, and the electron poured in from the electron transport layer.

[0021] On the other hand, TFT2 consists of the gate electrode 2 formed on the substrate 1 which consists of glass etc., gate dielectric film 3 put on that top face, and a semi-conductor thin film 4 piled up above the gate electrode 2 through this gate dielectric film 3. This semi-conductor thin film 4 consists for example, of a polycrystalline silicon thin film. TFT2 is equipped with Source S, Channel Ch, and Drain D used as the path of the current supplied to OLED. Channel Ch is exactly located in right above [ of the gate electrode 2 ]. TFT2 of this bottom gate structure is covered with the interlayer insulation film 5, and the source electrode 6 and the drain electrode 7 are formed on it. On these, OLED mentioned above through another interlayer insulation film 9 is formed. In addition, in the example of drawing 3, in order to connect the anode of OLED to the drain of TFT2, the P channel thin film transistor is used as TFT2.

[0022] Here, gate length L of TFT2 is set up so that it may become longer than the gate length of TFT1 (not shown). Or thickness d of the gate dielectric film 3 of TFT2 may be made larger than the thickness of the gate dielectric film of TFT1. The threshold voltage of a thin film transistor rises, so that the thickness of gate dielectric film becomes large. Depending on the case, an impurity is alternatively injected into the channel Ch of TFT2, and threshold voltage may be adjusted. What is necessary is just to dope Impurity P or As alternatively to Channel Ch, in order to shift the threshold voltage to an enhancement side more in the case of TFT2 of a P channel.

[0023] Next, with reference to drawing 4, the drive approach of the pixel circuit shown in drawing 1 is explained briefly. First, at the time of writing, the 1st scanning line scanA and the 2nd scanning line scanB are made into a selection condition. In the example of drawing 4, scanA is made into a low and scanB is made into a high level. By connecting a current source CS to data-line data, where both the scanning lines are chosen, the signal current  $I_w$  according to brightness information flows to TFT1. A current source CS is a source of a good transformation style controlled according to brightness information. At this time, since it has connected too hastily electrically by TFT4 between the gate drains of TFT1, (5) types are materialized, and TFT1 operates in a saturation region. Therefore, between the gate source, the electrical potential difference  $V_{gs}$  given by (3) formulas arises. Next, scanA and scanB are made into the condition of not choosing. In detail, TFT4 is first made into an off condition by making scanB into a low.  $V_{gs}$  is held by this with capacity C. Next, since a pixel circuit and data-line data are electrically intercepted by making scanA into a high level and setting to OFF, the writing to another pixel can be performed through data-line data after that. Here, although the data which a current source CS outputs as current level of the signal current need to be effective when scanB is un-choosing, they may be made into the level (for example, write-in data of the following pixel) of arbitration after that. Since common connection of TFT1, the gate, and the source is made [ both ] and TFT2 is approached and formed in the interior of a small pixel, if TFT2 is operating in the saturation region, the current which flows TFT2 will be given by (4) formulas, and will turn into the drive current  $I_{drv}$  which flows to this, i.e., OLED. What is necessary is just to give sufficient power-source potential to  $V_{dd}$  so that (5) types may be materialized in addition even if it takes the voltage drop in OLED into consideration in order to operate TFT2 in a saturation region.

[0024] Drawing 5 is the example of the display which arranged the pixel circuit of drawing 1 in the shape of a matrix, and constituted it. The actuation is explained below. First, a perpendicular start pulse (VSP) is inputted into the scanning-line drive circuit B23 which contains a shift register as well as the scanning-line drive circuit A21 containing a shift register. The scanning-line drive circuit A21 and the scanning-line drive circuit B23 make sequential selection of the 1st scanning line scanA1 - scanAN, the 2nd scanning line scanB1 - the scanBN synchronizing with a perpendicular clock (VCKA, VCKB), respectively, after receiving VSP. Corresponding to each data-line data, the current source CS is established in the data-line drive circuit 22, and the data line is driven on the current level according to brightness information. A current source CS consists of an electrical potential difference / a current conversion circuit of illustration, and outputs the signal current according to the electrical potential difference showing brightness information. The signal current flows to the pixel on the selected scanning line, and current writing is performed per scanning line. Each pixel starts luminescence by the reinforcement according to the current level. However, VCKA is slightly delayed by the delay circuit 24 to VCKB. Thereby, as shown in drawing 4, scanB is un-choosing in advance of scanA.

[0025]

[Effect of the Invention] According to the pixel circuit and its driving method of this invention, it is possible to pass the drive current  $I_{drv}$  which is not based on property dispersion of active elements (TFT etc.), but is proportional to the signal current  $I_w$  correctly from the data line (or correspondence) to the light emitting devices (organic EL device etc.) of a current drive mold. Since each pixel can be made to emit light by desired brightness correctly by arranging a majority of such pixel circuits in the shape of a matrix, it is possible to offer a high-definition active-matrix mold display. Especially, by the thing which do not become lower than the threshold voltage of TFT for conversion about the threshold voltage of TFT for a drive and to set up like, the leakage current which flows to a light emitting device is controlled, with fine luminescence of a light emitting device is suppressed. It becomes possible to improve the contrast of the display of current drive molds, such as an organic electroluminescence display, and to raise image quality by this.

---

[Translation done.]

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2001-147659

(P2001-147659A)

(43) 公開日 平成13年5月29日 (2001.5.29)

(51) Int.Cl. <sup>7</sup>	識別記号	F I	テ-マコード (参考)
G 0 9 G 3/20	6 2 3	G 0 9 G 3/20	6 2 3 B 3 K 0 0 7
G 0 9 F 9/30	3 3 8	G 0 9 F 9/30	3 3 8 5 C 0 8 0
	3 6 5		3 6 5 Z 5 C 0 9 4
G 0 9 G 3/30		G 0 9 G 3/30	J 5 F 1 1 0
H 0 1 L 29/786		H 0 5 B 33/14	A
審査請求 未請求 請求項の数27 O L (全 12 頁) 最終頁に続く			

(21) 出願番号 特願平11-327637

(22) 出願日 平成11年11月18日 (1999. 11. 18)

(71) 出願人 000002185

ソニー株式会社

東京都品川区北品川6丁目7番35号

(72) 発明者 山岸 万千雄

東京都品川区北品川6丁目7番35号 ソニー株式会社内

(72) 発明者 湯本 昭

東京都品川区北品川6丁目7番35号 ソニー株式会社内

(74) 代理人 100092336

弁理士 鈴木 晴敏

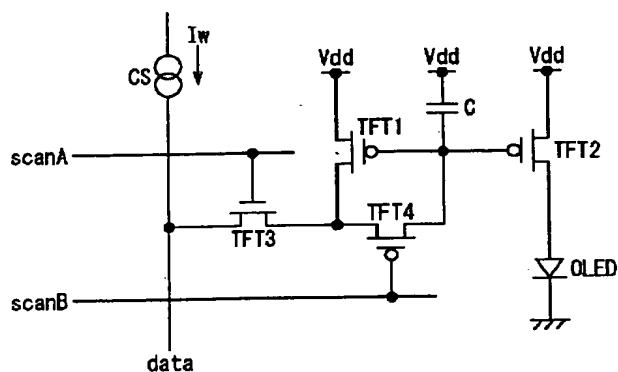
最終頁に続く

(54) 【発明の名称】 表示装置

(57) 【要約】

【課題】 画素内部の能動素子の特性ばらつきによらず、安定且つ正確に各画素の発光素子に所望の電流を供給すると共に、電流リークを抑制する。

【解決手段】 各画素は、走査線 scanA が選択された時データ線 data から信号電流  $I_w$  を取り込む受入用トランジスタ T F T 3 と、取り込んだ信号電流  $I_w$  の電流レベルを一旦電圧レベルに変換して保持する変換用トランジスタ T F T 1 と、保持された電圧レベルに応じた電流レベルを有する駆動電流を発光素子 O L E D に流す駆動用トランジスタ T F T 2 とからなる。T F T 1 は、T F T 3 によって取り込まれた信号電流  $I_w$  を自身のチャネルに流して変換された電圧レベルを自身のゲートに発生させ、容量 C は T F T 1 のゲートに生じた電圧レベルを保持する。T F T 2 は、C に保持された電圧レベルに応じた電流レベルを有する駆動電流を発光素子 O L E D に流す。この際、T F T 2 は、その閾電圧が T F T 1 の閾電圧より低くならない様に設定されており、リーク電流を抑制する。



## 【特許請求の範囲】

【請求項1】 走査線を順次選択する走査線駆動回路と、輝度情報に応じた電流レベルを有する信号電流を生成して逐次データ線に供給する電流源を含むデータ線駆動回路と、各走査線及び各データ線の交差部に配されていると共に、駆動電流の供給を受けて発光する電流駆動型の発光素子を含む複数の画素とを備えた表示装置であって、

当該画素は、当該走査線が選択されたとき当該データ線から信号電流を取り込む受入部と、取り込んだ信号電流の電流レベルを一旦電圧レベルに変換して保持する変換部と、保持された電圧レベルに応じた電流レベルを有する駆動電流を当該発光素子に流す駆動部とを含み、前記変換部は、ゲート、ソース、ドレイン及びチャネルを備えた変換用絶縁ゲート型電界効果トランジスタと、該ゲートに接続した容量とを含んでおり、前記変換用絶縁ゲート型電界効果トランジスタは、該受入部によって取り込まれた信号電流を該チャネルに流して変換された電圧レベルを該ゲートに発生させ、前記容量は該ゲートに生じた電圧レベルを保持し、前記駆動部は、ゲート、ドレイン、ソース及びチャネルを備えた駆動用絶縁ゲート型電界効果トランジスタを含んでおり、前記駆動用絶縁ゲート型電界効果トランジスタは、該容量に保持された電圧レベルをゲートに受け入れそれに応じた電流レベルを有する駆動電流をチャネルを介して該発光素子に流し、前記駆動用絶縁ゲート型電界効果トランジスタは、その閾電圧が画素内で対応する変換用絶縁ゲート型電界効果トランジスタの閾電圧より低くならない様に設定されている表示装置。

【請求項2】 前記駆動用絶縁ゲート型電界効果トランジスタは、そのゲート長が画素内で対応する変換用絶縁ゲート型電界効果トランジスタのゲート長より短くならない様に設定されている請求項1記載の表示装置。

【請求項3】 前記駆動用絶縁ゲート型電界効果トランジスタは、そのゲート絶縁膜が画素内で対応する変換用絶縁ゲート型電界効果トランジスタのゲート絶縁膜より薄くならない様に設定されている請求項1記載の表示装置。

【請求項4】 前記駆動用絶縁ゲート型電界効果トランジスタは、チャネルに注入される不純物濃度を調整して、その閾電圧が画素内で対応する変換用絶縁ゲート型電界効果トランジスタの閾電圧より低くならない様に設定されている請求項1記載の表示装置。

【請求項5】 前記駆動用絶縁ゲート型電界効果トランジスタは飽和領域で動作し、そのゲートに印加された電圧レベルと閾電圧との差に応じた駆動電流を該発光素子に流す請求項1記載の表示装置。

【請求項6】 前記変換用絶縁ゲート型電界効果トランジスタのゲートと前記駆動用絶縁ゲート型電界効果トラン

ジスタのゲートとが直接に接続されてカレントミラー回路を構成し、信号電流の電流レベルと駆動電流の電流レベルとが比例関係となる様にした請求項1記載の表示装置。

【請求項7】 前記変換部は、該変換用絶縁ゲート型電界効果トランジスタのドレインとゲートとの間に挿入されたスイッチ用絶縁ゲート型電界効果トランジスタを含んでおり、

該スイッチ用絶縁ゲート型電界効果トランジスタは、信号電流の電流レベルを電圧レベルに変換する時に導通し、該変換用絶縁ゲート型電界効果トランジスタのドレインとゲートを電気的に接続してソースを基準とする電圧レベルをゲートに生ぜしめる一方、

該スイッチ用絶縁ゲート型電界効果トランジスタは、電圧レベルを該容量に保持する時に遮断され、該変換用絶縁ゲート型電界効果トランジスタのゲート及びこれに接続した該容量をドレインから切り離す請求項1記載の表示装置。

【請求項8】 前記発光素子は有機エレクトロルミネッセンス素子を用いる請求項1記載の表示装置。

【請求項9】 前記駆動用絶縁ゲート型電界効果トランジスタ及び変換用絶縁ゲート型電界効果トランジスタは、多結晶半導体薄膜でソース、ドレイン及びチャネルを形成した薄膜トランジスタである請求項1記載の表示装置。

【請求項10】 輝度情報に応じた電流レベルの信号電流を供給するデータ線と選択パルスを供給する走査線との交差部に配され、駆動電流により発光する電流駆動型の発光素子を駆動する画素回路であって、

該走査線からの選択パルスにตอบสนองして該データ線から信号電流を取り込む受入部と、取り込んだ信号電流の電流レベルを一旦電圧レベルに変換して保持する変換部と、保持された電圧レベルに応じた電流レベルを有する駆動電流を当該発光素子に流す駆動部とを含み、

前記変換部は、ゲート、ソース、ドレイン及びチャネルを備えた変換用絶縁ゲート型電界効果トランジスタと、該ゲートに接続した容量とを含んでおり、前記変換用絶縁ゲート型電界効果トランジスタは、該受入部によって取り込まれた信号電流を該チャネルに流して変換された電圧レベルを該ゲートに発生させ、前記容量は該ゲートに生じた電圧レベルを保持し、

前記駆動部は、ゲート、ドレイン、ソース及びチャネルを備えた駆動用絶縁ゲート型電界効果トランジスタを含んでおり、前記駆動用絶縁ゲート型電界効果トランジスタは、該容量に保持された電圧レベルをゲートに受け入れそれに応じた電流レベルを有する駆動電流をチャネルを介して該発光素子に流し、

前記駆動用絶縁ゲート型電界効果トランジスタは、その閾電圧が変換用絶縁ゲート型電界効果トランジスタの閾電圧より低く設定されている画素回路。

【請求項 11】 前記駆動用絶縁ゲート型電界効果トランジスタは、そのゲート長が変換用絶縁ゲート型電界効果トランジスタのゲート長より短くならない様に設定されている請求項 10 記載の画素回路。

【請求項12】 前記駆動用絶縁ゲート型電界効果トランジスタは、そのゲート絶縁膜が変換用絶縁ゲート型電界効果トランジスタのゲート絶縁膜より薄くならない様に設定されている請求項10記載の画素回路。

【請求項13】 前記駆動用絶縁ゲート型電界効果トランジスタは、チャネルに注入される不純物濃度を調整して、その閾電圧が変換用絶縁ゲート型電界効果トランジスタの閾電圧より低くならない様に設定されている請求項10記載の要素回路。

【請求項 14】 前記駆動用絶縁ゲート型電界効果トランジスタは飽和領域で動作し、そのゲートに印加された電圧レベルと閾電圧との差に応じた駆動電流を該発光素子に流す請求項 10 記載の画素回路。

【請求項15】 前記変換用絶縁ゲート型電界効果トランジスタのゲートと前記駆動用絶縁ゲート型電界効果トランジスタのゲートとが直接に接続されてカレントミラー回路を構成し、信号電流の電流レベルと駆動電流の電流レベルとが比例関係となる様にした請求項10記載の画素回路。

【請求項16】 前記変換部は、該変換用絶縁ゲート型電界効果トランジスタのドレインとゲートとの間に挿入されたスイッチ用絶縁ゲート型電界効果トランジスタを含んでおり、

該スイッチ用絶縁ゲート型電界効果トランジスタは、信号電流の電流レベルを電圧レベルに変換する時に導通し、該変換用絶縁ゲート型電界効果トランジスタのドレインとゲートを電氣的に接続してソースを基準とする電圧レベルをゲートに生ぜしめる一方、

該スイッチ用絶縁ゲート型電界効果トランジスタは、電圧レベルを該容量に保持する時に遮断され、該変換用絶縁ゲート型電界効果トランジスタのゲート及びこれに接続した該容量をドレインから切り離す請求項10記載記載の要素回路。

【請求項 17】 前記発光素子は有機エレクトロルミネッセンス素子を用いる請求項 10 記載の画素回路。

【請求項 18】 前記駆動用絶縁ゲート型電界効果トランジスタ及び変換用絶縁ゲート型電界効果トランジスタは、多結晶半導体薄膜でソース、ドレイン及びチャネルを形成した薄膜トランジスタである請求項 10 記載の画素回路。

【請求項 19】 輝度情報に応じた電流レベルの信号電流を供給するデータ線と選択パルスを供給する走査線との交差部に配され、駆動電流により発光する電流駆動型の発光素子を駆動する発光素子の駆動方法であって、該走査線からの選択パルスに応答して該データ線から信号電流を取り込む受入手順と、取り込んだ信号電流の電

流レベルを一旦電圧レベルに変換して保持する変換手順と、保持された電圧レベルに応じた電流レベルを有する駆動電流を当該発光素子に流す駆動手順とを含み、

前記変換手順は、ゲート、ソース、ドレイン及びチャネルを備えた変換用絶縁ゲート型電界効果トランジスタ

と、該ゲートに接続した容量とを用いる手順を含んでおり、該手順において、該変換用絶縁ゲート型電界効果トランジスタは、該受入手順によって取り込まれた信号電流を該チャネルに流して変換された電圧レベルを該ゲートに発生させ、前記容量は該ゲートに生じた電圧レベルを保持し、

前記駆動手順は、ゲート、ドレイン、ソース及びチャネ

前記駆動手順は、ゲート、ドレイン、ソース及びチャネルを備えた駆動用絶縁ゲート型電界効果トランジスタを用いる手順を含んでおり、該手順において、該駆動用絶縁ゲート型電界効果トランジスタは、該容量に保持された電圧レベルをゲートに受け入れそれに応じた電流レベルを有する駆動電流をチャネルを介して該発光素子に流し、

該駆動用絶縁ゲート型電界効果トランジスタは、その閾電圧が変換用絶縁ゲート型電界効果トランジスタの閾電圧より低くなる様に設定する発光素子の駆動方法。

【請求項 20】 前記駆動用絶縁ゲート型電界効果トランジスタは、そのゲート長が変換用絶縁ゲート型電界効果トランジスタのゲート長より短くならない様に設定する請求項 19 記載の発光素子の駆動方法。

【請求項 21】 前記駆動用絶縁ゲート型電界効果トランジスタは、そのゲート絶縁膜が変換用絶縁ゲート型電界効果トランジスタのゲート絶縁膜より薄くならない様に設定する請求項 19 記載の発光素子の駆動方法。

【請求項 22】 前記駆動用絶縁ゲート型電界効果トランジスタは、チャンネルに注入される不純物濃度を調整して、その閾電圧が変換用絶縁ゲート型電界効果トランジスタの閾電圧より低くならない様に設定する請求項 19 記載の発光素子の駆動方法。

【請求項23】 該駆動用絶縁ゲート型電界効果トランジスタは飽和領域で動作し、そのゲートに印加された電圧レベルと閾電圧との差に応じた駆動電流を該発光素子に流す請求項19記載の発光素子の駆動方法。

【請求項 24】 該変換用絶縁ゲート型電界効果トランジスタのゲートと該駆動用絶縁ゲート型電界効果トランジスタのゲートとが直接に接続されてカレントミラー回路を構成し、信号電流の電流レベルと駆動電流の電流レベルとが比例関係となる様にした請求項 19 記載の発光素子の駆動方法。

スタが信号電流の電流レベルを電圧レベルに変換する時に導通し、該変換用絶縁ゲート型電界効果トランジスタのドレインとゲートを電氣的に接続してソースを基準とする電圧レベルをゲートに生ぜしめる一方、該スイッチ用絶縁ゲート型電界効果トランジスタは、電圧レベルを該容量に保持する時に遮断され、該変換用絶縁ゲート型電界効果トランジスタのゲート及びこれに接続した該容量をドレインから切り離す請求項19記載記載の発光素子の駆動方法。

【請求項26】 前記発光素子は有機エレクトロルミネッセンス素子を用いる請求項19記載の発光素子の駆動方法。

【請求項27】 前記駆動用絶縁ゲート型電界効果トランジスタ及び変換用絶縁ゲート型電界効果トランジスタは、多結晶半導体薄膜でソース、ドレイン及びチャネルを形成した薄膜トランジスタを用いる請求項19記載の発光素子の駆動方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、有機エレクトロルミネッセンス(EL)素子などの、電流によって輝度が制御される発光素子を各画素毎に備えた表示装置に関する。より詳しくは、各画素内に設けられた絶縁ゲート型電界効果トランジスタなどの能動素子によって発光素子に供給する電流量が制御される、所謂アクティブマトリクス型の画像表示装置に関する。更に詳しくは、絶縁ゲート型電界効果トランジスタに流れるサブスレッショルドレベルのリーク電流の抑制技術に関する。

【0002】

【従来の技術】一般に、アクティブマトリクス型の画像表示装置では、多数の画素をマトリクス状に並べ、与えられた輝度情報に応じて画素毎に光強度を制御することによって画像を表示する。電気光学物質として液晶を用いた場合には、各画素に書き込まれる電圧に応じて画素の透過率が変化する。電気光学物質として有機エレクトロルミネッセンス材料を用いたアクティブマトリクス型の画像表示装置でも、基本的な動作は液晶を用いた場合と同様である。しかし液晶ディスプレイと異なり、有機ELディスプレイは各画素に発光素子を有する、所謂自発光型であり、液晶ディスプレイに比べて画像の視認性が高い、バックライトが不要、応答速度が速い等の利点を有する。個々の発光素子の輝度は電流量によって制御される。即ち、発光素子が電流駆動型或いは電流制御型であるという点で液晶ディスプレイ等とは大きく異なる。

【0003】液晶ディスプレイと同様、有機ELディスプレイ\*

$$I_{ds} = \mu \cdot C_{ox} \cdot W/L/2 (V_{gs} - V_{th})^2 \\ = \mu \cdot C_{ox} \cdot W/L/2 (V_w - V_{th})^2 \quad \dots (1)$$

ここで $C_{ox}$ は単位面積当りのゲート容量であり、以下の式で与えられる。

\* プレイもその駆動方式として単純マトリクス方式とアクティブマトリクス方式とが可能である。前者は構造が単純であるものの大型且つ高精細のディスプレイの実現が困難であるため、アクティブマトリクス方式の開発が盛んに行われている。アクティブマトリクス方式は、各画素に設けた発光素子に流れる電流を画素内部に設けた能動素子(一般には、絶縁ゲート型電界効果トランジスタの一種である薄膜トランジスタ、以下TFTと呼ぶ場合がある)によって制御する。このアクティブマトリクス方式の有機ELディスプレイは例えば特開平8-234683号公報に開示されており、一画素分の等価回路を図6に示す。画素は発光素子OLED、第一の薄膜トランジスタTFT1、第二の薄膜トランジスタTFT2及び保持容量Cからなる。発光素子は有機エレクトロルミネッセンス(EL)素子である。有機EL素子は多くの場合整流性があるため、OLED(有機発光ダイオード)と呼ばれることがあり、図では発光素子OLEDとしてダイオードの記号を用いている。但し、発光素子は必ずしもOLEDに限るものではなく、素子に流れる電流量によって輝度が制御されるものであればよい。また、発光素子は必ずしも整流性が要求されるものではない。図示の例では、Pチャンネル型のTFT2のソースをV<sub>dd</sub>(電源電位)とし、発光素子OLEDのカソード(陰極)は接地電位に接続される一方、アノード(陽極)はTFT2のドレインに接続されている。一方、Nチャンネル型のTFT1のゲートは走査線scanに接続され、ソースはデータ線dataに接続され、ドレインは保持容量C及びTFT2のゲートに接続されている。

【0004】画素を動作させるために、まず、走査線scanを選択状態とし、データ線dataに輝度情報を表すデータ電位V<sub>w</sub>を印加すると、TFT1が導通し、保持容量Cが充電又は放電され、TFT2のゲート電位はデータ電位V<sub>w</sub>に一致する。走査線scanを非選択状態とすると、TFT1がオフになり、TFT2は電氣的にデータ線dataから切り離されるが、TFT2のゲート電位は保持容量Cによって安定に保持される。TFT2を介して発光素子OLEDに流れる電流は、TFT2のゲート/ソース間電圧V<sub>gs</sub>に応じた値となり、発光素子OLEDはTFT2を通して供給される電流量に応じた輝度で発光し続ける。

【0005】さて、TFT2のドレイン/ソース間に流れる電流をI<sub>ds</sub>とすると、これがOLEDに流れる駆動電流である。TFT2が飽和領域で動作するものとする、I<sub>ds</sub>は以下の式で表される。

$$C_{ox} = \epsilon_0 \cdot \epsilon_r / d \quad \dots (2)$$

(1)式及び(2)式中、V<sub>th</sub>はTFT2の閾値を示

し、 $\mu$ はキャリアの移動度を示し、 $W$ はチャネル幅を示し、 $L$ はチャネル長を示し、 $\epsilon_0$ は真空の誘電率を示し、 $\epsilon_r$ はゲート絶縁膜の比誘電率を示し、 $d$ はゲート絶縁膜の厚みである。

【0006】(1)式によれば、画素へ書き込む電位 $V_w$ によって $I_{ds}$ を制御でき、結果として発光素子OLEDの輝度を制御できることになる。ここで、TFT2を飽和領域で動作させる理由は次の通りである。即ち、飽和領域においては $I_{ds}$ は $V_{gs}$ のみによって制御され、ドレイン/ソース間電圧 $V_{ds}$ には依存しないため、OLEDの特性ばらつきにより $V_{ds}$ が変動しても、所定量の駆動電流 $I_{ds}$ をOLEDに流すことができるからである。

【0007】上述したように、図6に示した画素の回路構成では、一度 $V_w$ の書き込みを行えば、次に書き換えられるまで一走査サイクル(一フレーム)の間、OLEDは一定の輝度で発光を継続する。このような画素を図7のようにマトリクス状に多数配列すると、アクティブマトリクス型表示装置を構成することができる。図7に示すように、従来の表示装置は、所定の走査サイクル(例えばNTSC規格に従ったフレーム周期)で画素25を選択するための走査線 $scan1$ 乃至 $scanN$ と、画素25を駆動するための輝度情報(データ電位 $V_w$ )を与えるデータ線 $data$ とがマトリクス状に配設されている。走査線 $scan1$ 乃至 $scanN$ は走査線駆動回路21に接続される一方、データ線 $data$ はデータ線駆動回路22に接続される。走査線駆動回路21によって走査線 $scan1$ 乃至 $scanN$ を順次選択しながら、データ線駆動回路22によってデータ線 $data$ から $V_w$ の書き込みを繰り返すことにより、所望の画像を表示することができる。単純マトリクス型の表示装置では、各画素に含まれる発光素子は、選択された瞬間にのみ発光するのに対し、図7に示したアクティブマトリクス型の表示装置では、書き込み終了後も各画素25の発光素子が発光を継続するため、単純マトリクス型に比べ発光素子の駆動電流のレベルを下げられるなどの点で、特に大型高精細のディスプレイでは有利となる。

#### 【0008】

【発明が解決しようとする課題】アクティブマトリクス型有機ELディスプレイにおいては、能動素子として一般にガラス基板上に形成されたTFT(Thin Film Transistor、薄膜トランジスタ)が利用されるが、これは次の理由による。すなわち、有機ELディスプレイは直視型であるという性質上、そのサイズは比較的大型となり、コストや製造設備の制約などから、能動素子の形成のために単結晶シリコン基板を用いることは現実的でない。かかる事情から、アクティブマトリクス型有機ELディスプレイでは、比較的大型のガラス基板が使用され、能動素子としてはその上に形成することが比較的容易なTFTが使用されるのが普通であ

る。ところが、TFTの形成に使用されるアモルファスシリコンやポリシリコンは、単結晶シリコンに比べて結晶性が悪く、伝導機構の制御性が悪いために、形成されたTFTは特性のばらつきが大きいことが知られている。特に、比較的大型のガラス基板上にポリシリコンTFTを形成する場合には、ガラス基板の熱変形等の問題を避けるため、通常、レーザアニール法が用いられるが、大きなガラス基板に均一にレーザエネルギーを照射することは難しく、ポリシリコンの結晶化の状態が基板内の場所によってばらつきを生ずることが避けられない。

【0009】この結果、同一基板上に形成したTFTでも、その $V_{th}$ (閾値)が画素によって数百mV、場合によっては1V以上ばらつくことも希ではない。この場合、例えば異なる画素に対して同じ信号電位 $V_w$ を書き込んでも、画素によって $V_{th}$ がばらつく結果、前掲の(1)式に従って、OLEDに流れる電流 $I_{ds}$ は画素毎に大きくばらついて全く所望の値からはずれる結果となり、ディスプレイとして高い画質を期待することはできない。これは $V_{th}$ のみではなく、キャリア移動度 $\mu$ 等(1)式の各パラメータのばらつきについても同様のことが言える。また、上記の各パラメータのばらつきは、上述のような画素間のばらつきのみならず、製造ロット毎、あるいは製品毎によってもある程度は変動することが避けられない。このような場合は、OLEDに流すべき所望の電流 $I_{ds}$ に対し、データ線電位 $V_w$ をどう設定すべきかについて、製品毎に(1)式の各パラメータの出来上がりに応じて決定する必要があるが、これはディスプレイの量産工程においては非現実的であるばかりでなく、環境温度によるTFTの特性変動、更に長期間の使用によって生ずるTFT特性の経時変化については対策を講ずることが極めて難しい。本発明は、上述の問題に鑑みてなされた画素回路およびその駆動方法に関するものであり、その目的は、画素内部の能動素子の特性ばらつきによらず、安定且つ正確に各画素の発光素子に所望の電流を供給し、その結果として高品位な画像を表示することが可能な表示装置を提供することにある。特に、OLEDを駆動するTFTに流れるサブスレッショルドレベルのリーク電流を抑制して、画素の微発光を防ぎ、以て高品位な画像表示を達成することを目的とする。

#### 【0010】

【課題を解決するための手段】上記目的を達成する為に以下の手段を講じた。即ち、本発明は、走査線を順次選択する走査線駆動回路と、輝度情報に応じた電流レベルを有する信号電流を生成して逐次データ線に供給する電流源を含むデータ線駆動回路と、各走査線及び各データ線の交差部に配されていると共に、駆動電流の供給を受けて発光する電流駆動型の発光素子を含む複数の画素とを備えた表示装置であって、当該画素は、当該走査線が選



扱されたとき当該データ線から信号電流を取り込む受入部と、取り込んだ信号電流の電流レベルを一旦電圧レベルに変換して保持する変換部と、保持された電圧レベルに応じた電流レベルを有する駆動電流を当該発光素子に流す駆動部とを含み、前記変換部は、ゲート、ソース、ドレイン及びチャネルを備えた変換用絶縁ゲート型電界効果トランジスタと、該ゲートに接続した容量とを含んでおり、前記変換用絶縁ゲート型電界効果トランジスタは、該受入部によって取り込まれた信号電流を該チャネルに流して変換された電圧レベルを該ゲートに発生させ、前記容量は該ゲートに生じた電圧レベルを保持し、前記駆動部は、ゲート、ドレイン、ソース及びチャネルを備えた駆動用絶縁ゲート型電界効果トランジスタを含んでおり、前記駆動用絶縁ゲート型電界効果トランジスタは、該容量に保持された電圧レベルをゲートに受け入れそれに応じた電流レベルを有する駆動電流をチャネルを介して該発光素子に流し、前記駆動用絶縁ゲート型電界効果トランジスタは、その閾電圧が画素内で対応する変換用絶縁ゲート型電界効果トランジスタの閾電圧より低くならない様に設定されている。具体的には、前記駆動用絶縁ゲート型電界効果トランジスタは、そのゲート長が画素内で対応する変換用絶縁ゲート型電界効果トランジスタのゲート長より短くならない様に設定されている。或いは、前記駆動用絶縁ゲート型電界効果トランジスタは、そのゲート絶縁膜が画素内で対応する変換用絶縁ゲート型電界効果トランジスタのゲート絶縁膜より薄くならない様に設定されている。或いは、前記駆動用絶縁ゲート型電界効果トランジスタは、チャネルに注入される不純物濃度を調整して、その閾電圧が画素内で対応する変換用絶縁ゲート型電界効果トランジスタの閾電圧より低くならない様に設定されている。好ましくは、前記駆動用絶縁ゲート型電界効果トランジスタは飽和領域で動作し、そのゲートに印加された電圧レベルと閾電圧との差に応じた駆動電流を該発光素子に流す。又、前記変換用絶縁ゲート型電界効果トランジスタのゲートと前記駆動用絶縁ゲート型電界効果トランジスタのゲートとが直接に接続されてカレントミラー回路を構成し、信号電流の電流レベルと駆動電流の電流レベルとが比例関係となる様にする。又、前記変換部は、該変換用絶縁ゲート型電界効果トランジスタのドレインとゲートとの間に挿入されたスイッチ用絶縁ゲート型電界効果トランジスタを含んでおり、該スイッチ用絶縁ゲート型電界効果トランジスタは、信号電流の電流レベルを電圧レベルに変換する時に導通し、該変換用絶縁ゲート型電界効果トランジスタのドレインとゲートを電氣的に接続してソースを基準とする電圧レベルをゲートに生ぜしめる一方、該スイッチ用絶縁ゲート型電界効果トランジスタは、電圧レベルを該容量に保持する時に遮断され、該変換用絶縁ゲート型電界効果トランジスタのゲート及びこれに接続した該容量をドレインから切り離す。好ましくは、前記

発光素子は有機エレクトロルミネッセンス素子を用いる。好ましくは、前記駆動用絶縁ゲート型電界効果トランジスタ及び変換用絶縁ゲート型電界効果トランジスタは、多結晶半導体薄膜でソース、ドレイン及びチャネルを形成した薄膜トランジスタである。

【0011】本発明の画素回路は次の特徴を有する。第一に、画素への輝度情報の書き込みは、輝度に応じた大きさの信号電流をデータ線に流すことによって行われ、その電流は画素内部の変換用絶縁ゲート型電界効果トランジスタのソース・ドレイン間を流れ、結果その電流レベルに応じたゲート・ソース間電圧を生ずる。第二に、上記で生じたゲート・ソース間電圧、またはゲート電位は、画素内部に形成された、もしくは寄生的に存在する容量の作用によって保持され、書き込み終了後も所定の期間、概ねそのレベルを保つ。第三に、OLEDに流れる電流は、それと直列に接続された前記変換用絶縁ゲート型電界効果トランジスタ自身、もしくはそれとは別に画素内部に設けられ該変換用絶縁ゲート型電界効果トランジスタとゲートを共通接続された駆動用絶縁ゲート型電界効果トランジスタによって制御され、OLED駆動の際のゲート・ソース間電圧が、第一の特徴によって生じた変換用絶縁ゲート型電界効果トランジスタのゲート・ソース間電圧に概ね等しい。第四に、書き込み時には、第1の走査線によって制御される取込用絶縁ゲート型電界効果トランジスタによってデータ線と画素内部が導通され、第2の走査線によって制御されるスイッチ用絶縁ゲート型電界効果トランジスタによって前記変換用絶縁ゲート型電界効果トランジスタのゲート・ドレイン間が短絡される。以上まとめると、従来例においては輝度情報が電圧値の形で与えられたのに対し、本発明の表示装置においては電流値の形で与えられること、即ち電流書き込み型であることが著しい特徴である。

【0012】本発明は、既に述べたようにTFTの特性ばらつきによらず、正確に所望の電流をOLEDに流すことを目的とするが、上記第一ないし第四の特徴によって、本目的が達成できる理由を以下に説明する。なお、以下変換用絶縁ゲート型電界効果トランジスタをTFT1、駆動用絶縁ゲート型電界効果トランジスタをTFT2、取込用絶縁ゲート型電界効果トランジスタをTFT3、スイッチ用絶縁ゲート型電界効果トランジスタをTFT4と記す。但し本発明はTFT（薄膜トランジスタ）に限られるものではなく、単結晶シリコン基板やSOI基板に作成される単結晶シリコントランジスタなど広く絶縁ゲート型電界効果トランジスタを能動素子として採用可能である。さて、輝度情報の書き込み時、TFT1に流す信号電流を $I_w$ 、その結果TFT1に生ずるゲート・ソース間電圧を $V_{gs}$ とする。書き込み時はTFT4によってTFT1のゲート・ドレイン間が短絡されているので、TFT1は飽和領域で動作する。よって、 $I_w$ は、以下の式で与えられる。



11

$$I_w = \mu_1 \cdot C_{ox1} \cdot W_1 / L_1 / 2 (V_{gs} - V_{th1})^2 \quad \dots (3)$$

ここで各パラメータの意味は前記(1)式の場合に準ずる。次に、OLEDに流れる電流を $I_{drv}$ とすると、 $I_{drv}$ は、OLEDと直列に接続されるTFT2によって電流レベルが制御される。本発明では、そのゲート\*

$$I_{drv} = \mu_2 \cdot C_{ox2} \cdot W_2 / L_2 / 2 (V_{gs} - V_{th2})^2 \quad \dots (4)$$

各パラメータの意味は前記(1)式の場合に準ずる。なお、絶縁ゲート電界効果型の薄膜トランジスタが飽和領域で動作するための条件は、 $V_{ds}$ をドレイン・ソース間電圧として、一般に以下の式で与えられる。

$$|V_{ds}| > |V_{gs} - V_{th}| \quad \dots (5)$$

【0013】ここで、TFT1とTFT2とは、小さな\*

$$I_{drv} / I_w = (W_2 / L_2) / (W_1 / L_1) \quad \dots (6)$$

ここで注意すべき点は、(3)式及び(4)式において、 $\mu$ 、 $C_{ox}$ 、 $V_{th}$ の値自体は、画素毎、製品毎、あるいは製造ロット毎にばらつくのが普通であるが、

(6)式はこれらのパラメータを含まないので、 $I_{drv} / I_w$ の値はこれらのばらつきに依存しないということである。仮に $W_1 = W_2$ 、 $L_1 = L_2$ と設計すれば、 $I_{drv} / I_w = 1$ 、すなわち $I_w$ と $I_{drv}$ が同一の値となる。すなわちTFTの特性ばらつきによらず、OLEDに流れる駆動電流 $I_{drv}$ は、正確に信号電流 $I_w$ と同一になるので、結果としてOLEDの発光輝度を正確に制御できる。

【0014】以上の様に、変換用TFT1の $V_{th1}$ と駆動用TFT2の $V_{th2}$ は基本的に同一である為、両TFTお互いの共通電位にあるゲートに対してカットオフレベルの信号電圧が印加されると、TFT1及びTFT2共に非導通状態になるはずである。ところが、実際には画素内でもパラメータのばらつきなどの要因により、 $V_{th1}$ よりも $V_{th2}$ が低くなってしまうことがある。この時には、駆動用TFT2にサブスレッショルドレベルのリーク電流が流れる為、OLEDは微発光を呈する。この微発光により画面のコントラストが低下し表示特性が損なわれる。そこで、本発明では特に、駆動用TFT2の閾電圧 $V_{th2}$ が画素内で対応する変換用TFT1の閾電圧 $V_{th1}$ より低くならない様に設定している。例えば、TFT2のゲート長 $L_2$ をTFT1のゲート長 $L_1$ よりも長くして、これらの薄膜トランジスタのプロセスパラメータが変動しても、 $V_{th2}$ が $V_{th1}$ よりも低くならない様にする。これにより、微少な電流リークを抑制することが可能である。

【0015】

【発明の実施の形態】図1は本発明による画素回路の例である。この回路は、信号電流が流れる変換用トランジスタTFT1、有機EL素子等からなる発光素子に流れる駆動電流を制御する駆動用トランジスタTFT2の他、第1の走査線scanAの制御によって画素回路とデータ線dataとを接続もしくは遮断する取込用トラ

12

\*・ソース間電圧が(3)式の $V_{gs}$ に一致するので、TFT2が飽和領域で動作すると仮定すれば、以下の式が成り立つ。

※画素内部に近接して形成されるため、大略 $\mu_1 = \mu_2$ 及び $C_{ox1} = C_{ox2}$ であり、特に工夫を凝らさない限り、 $V_{th1} = V_{th2}$ と考えられる。すると、このとき(3)式及び(4)式から容易に以下の式が導かれる。

ンジスタTFT3、第2の走査線scanBの制御によって書き込み期間中にTFT1のゲート・ドレインを短絡するスイッチ用トランジスタTFT4、TFT1のゲート・ソース間電圧を、書き込み終了後も保持するための容量C、及び発光素子OLEDから成る。図1でTFT3はNMOS、その他のトランジスタはPMOSで構成しているが、これは一例であって、必ずしもこの通りである必要はない。容量Cは、その一方の端子をTFT1のゲートに接続され、他方の端子はVdd(電源電位)に接続されているが、Vddに限らず任意の一定電位でも良い。OLEDのカソード(陰極)は接地電位に接続されている。

【0016】基本的に、本発明にかかる表示装置は、走査線scanA及びscanBを順次選択する走査線駆動回路と、輝度情報に応じた電流レベルを有する信号電流 $I_w$ を生成して逐次データ線dataに供給する電流源CSを含むデータ線駆動回路と、各走査線scanA、scanB及び各データ線dataの交差部に配されていると共に、駆動電流の供給を受けて発光する電流駆動型の発光素子OLEDを含む複数の画素とを備えている。特徴事項として、図1に示した当該画素は、当該走査線scanAが選択された時当該データ線dataから信号電流 $I_w$ を取り込む受入部と、取り込んだ信号電流 $I_w$ の電流レベルを一旦電圧レベルに変換して保持する変換部と、保持された電圧レベルに応じた電流レベルを有する駆動電流を当該発光素子OLEDに流す駆動部とからなる。具体的には、前記受入部は取込用トランジスタTFT3からなる。前記変換部は、ゲート、ソース、ドレイン及びチャンネルを備えた変換用薄膜トランジスタTFT1と、そのゲートに接続した容量Cとを含んでいる。変換用薄膜トランジスタTFT1は、受入部によって取り込まれた信号電流 $I_w$ をチャンネルに流して変換された電圧レベルをゲートに発生させ、容量Cはゲートに生じた電圧レベルを保持する。更に前記変換部は、変換用薄膜トランジスタTFT1のドレインとゲートとの間に挿入されたスイッチ用薄膜トランジスタTFT4

を含んでいる。スイッチ用薄膜トランジスタTFT4は、信号電流 $I_w$ の電流レベルを電圧レベルに変換する時に導通し、変換用薄膜トランジスタTFT1のドレインとゲートを電氣的に接続してソースを基準とする電圧レベルをTFT1のゲートに生ぜしめる。又、スイッチ用薄膜トランジスタTFT4は、電圧レベルを容量Cに保持する時に遮断され、変換用薄膜トランジスタTFT1のゲート及びこれに接続した容量CをTFT1のドレインから切り離す。

【0017】更に、前記駆動部は、ゲート、ドレイン、ソース及びチャンネルを備えた駆動用薄膜トランジスタTFT2を含んでいる。駆動用薄膜トランジスタTFT2は、容量Cに保持された電圧レベルをゲートに受け入れそれに応じた電流レベルを有する駆動電流をチャンネルを介して発光素子OLEDに流す。変換用薄膜トランジスタTFT1のゲートと駆動用薄膜トランジスタTFT2のゲートとが直接に接続されてカレントミラー回路を構成し、信号電流 $I_w$ の電流レベルと駆動電流の電流レベルとが比例関係となる様にした。駆動用薄膜トランジスタTFT2は飽和領域で動作し、そのゲートに印加された電圧レベルと閾電圧との差に応じた駆動電流を発光素子OLEDに流す。

【0018】本発明の特徴事項として、駆動用薄膜トランジスタTFT2は、その閾電圧が画素内で対応する変換用薄膜トランジスタTFT1の閾電圧より低くならない様に設定されている。具体的には、TFT2は、そのゲート長がTFT1のゲート長より短くならない様に設定されている。あるいは、TFT2は、そのゲート絶縁膜が画素内で対応するTFT1のゲート絶縁膜より薄くならないように設定しても良い。あるいは、TFT2は、そのチャンネルに注入される不純物濃度を調整して、閾電圧が画素内で対応するTFT1の閾電圧より低くならない様に設定してもよい。仮に、TFT1とTFT2の閾電圧が同一となる様に設定した場合、共通接続された両薄膜トランジスタのゲートにカットオフレベルの信号電圧が印加されると、TFT1及びTFT2は両方共オフ状態になるはずである。ところが、実際には画素内にも僅かながらプロセスパラメータのばらつきがあり、TFT1の閾電圧よりTFT2の閾電圧が低くなる場合がある。この時には、カットオフレベル以下の信号電圧でもサブスレッショルドレベルの微弱電流が駆動用TFT2に流れる為、OLEDは微発光し画面のコントラスト低下が現れる。そこで、本発明では、TFT2のゲート長をTFT1のゲート長よりも長くしている。これにより、薄膜トランジスタのプロセスパラメータが画素内で変動しても、TFT2の閾電圧がTFT1の閾電圧よりも低くならない様にする。

【0019】図2は、薄膜トランジスタのゲート長 $L$ と閾電圧 $V_{th}$ の関係を示すグラフである。ゲート長 $L$ が比較的短い短チャンネル効果領域Aでは、ゲート長 $L$ の増

加に伴い $V_{th}$ が上昇する。一方、ゲート長 $L$ が比較的大きな抑制領域Bではゲート長 $L$ に関わらず $V_{th}$ はほぼ一定である。この特性を利用して、本発明ではTFT2のゲート長をTFT1のゲート長よりも長くしている。例えば、TFT1のゲート長が $7\mu m$ の場合、TFT2のゲート長を $10\mu m$ 程度にする。TFT1のゲート長が短チャンネル効果領域Aに属する一方、TFT2のゲート長が抑制領域Bに属する様にしても良い。これにより、TFT2における短チャンネル効果を抑制することができるとともに、プロセスパラメータの変動による閾電圧低減を抑制可能である。以上により、TFT2に流れるサブスレッショルドレベルのリーク電流を抑制してOLEDの微発光を抑え、コントラスト改善に寄与可能である。

【0020】図3は、図1に示した画素回路の断面構造を模式的に表している。但し、図示を容易にするため、OLEDとTFT2のみを表している。OLEDは、反射電極10、有機EL層11及び透明電極12を順に重ねたものである。反射電極10は画素毎に分離しておりOLEDのアノードとして機能する、透明電極12は画素間で共通接続されており、OLEDのカソードとして機能する。即ち、透明電極12は所定の電源電位 $V_{dd}$ に共通接続されている。有機EL層11は例えば正孔輸送層と電子輸送層とを重ねた複合膜となっている。例えば、アノード（正孔注入電極）として機能する反射電極10の上に正孔輸送層としてDiamyneを蒸着し、その上に電子輸送層としてAlq3を蒸着し、更にその上にカソード（電子注入電極）として機能する透明電極12を成膜する。尚、Alq3は、8-hydroxy quinoline aluminumを表している。このような積層構造を有するOLEDは一例に過ぎない。かかる構成を有するOLEDのアノード／カソード間に順方向の電圧（10V程度）を印加すると、電子や正孔等キャリアの注入が起り、発光が観測される。OLEDの動作は、正孔輸送層から注入された正孔と電子輸送層から注入された電子より形成された励起子による発光と考えられる。

【0021】一方、TFT2はガラス等からなる基板1の上に形成されたゲート電極2と、その上面に重ねられたゲート絶縁膜3と、このゲート絶縁膜3を介してゲート電極2の上方に重ねられた半導体薄膜4とからなる。この半導体薄膜4は例えば多結晶シリコン薄膜からなる。TFT2はOLEDに供給される電流の通路となるソースS、チャンネルCh及びドレインDを備えている。チャンネルChは丁度ゲート電極2の直上に位置する。このボトムゲート構造のTFT2は層間絶縁膜5により被覆されており、その上にはソース電極6及びドレイン電極7が形成されている。これらの上には別の層間絶縁膜9を介して前述したOLEDが成膜されている。なお、図3の例ではTFT2のドレインにOLEDのアノード

を接続する為、TFT2としてPチャネル薄膜トランジスタを用いている。

【0022】ここで、TFT2のゲート長 $L$ はTFT1(図示せず)のゲート長よりも長くなる様に設定されている。あるいは、TFT2のゲート絶縁膜3の厚み $d$ をTFT1のゲート絶縁膜の厚みよりも大きくしてもよい。薄膜トランジスタの閾電圧はゲート絶縁膜の厚みが大きくなる程上昇する。場合によっては、TFT2のチャネルChに不純物を選択的に注入して閾電圧を調整してもよい。PチャネルのTFT2の場合その閾電圧をよりエンハンスメント側にシフトする為、不純物P又はAsをチャネルChに選択的にドーピングすればよい。

【0023】次に、図4を参照して、図1に示した画素回路の駆動方法を簡潔に説明する。まず、書き込み時には第1の走査線scanA、第2の走査線scanBを選択状態とする。図4の例では、scanAを低レベル、scanBを高レベルとしている。両走査線が選択された状態でデータ線dataに電流源CSを接続することにより、TFT1に輝度情報に応じた信号電流 $I_w$ が流れる。電流源CSは輝度情報に応じて制御される可変電流源である。このとき、TFT1のゲート・ドレイン間はTFT4によって電氣的に短絡されているので

(5)式が成立し、TFT1は飽和領域で動作する。従って、そのゲート・ソース間には(3)式で与えられる電圧 $V_{gs}$ が生ずる。次に、scanA、scanBを非選択状態とする。詳しくは、まずscanBを低レベルとしてTFT4をoff状態とする。これによって $V_{gs}$ が容量Cによって保持される。次にscanAを高レベルにしてoff状態とすることにより、画素回路とデータ線dataとが電氣的に遮断されるので、その後はデータ線dataを介して別の画素への書き込みを行うことができる。ここで、電流源CSが信号電流の電流レベルとして出力するデータは、scanBが非選択となる時点では有効である必要があるが、その後は任意のレベル(例えば次の画素の書き込みデータ)とされて良い。TFT2はTFT1とゲート及びソースが共通接続されており、かつ共に小さな画素内部に近接して形成されているので、TFT2が飽和領域で動作していれば、TFT2を流れる電流は(4)式で与えられ、これがすなわちOLEDに流れる駆動電流 $I_{drv}$ となる。TFT2を飽和領域で動作させるには、OLEDでの電圧降下を考慮してもなお(5)式が成立するよう、十分な電源電位を $V_{dd}$ に与えれば良い。

【0024】図5は、図1の画素回路をマトリクス状に並べて構成した表示装置の例である。その動作を以下に説明する。まず、垂直スタートパルス(VSP)がシフトレジスタを含む走査線駆動回路A21と同じくシフトレジスタを含む走査線駆動回路B23に入力される。走査線駆動回路A21、走査線駆動回路B23はVSPを受けた後、垂直クロック(VCKA、VCKB)に同

期してそれぞれ第1の走査線scanA1~scanAN、第2の走査線scanB1~scanBNを順次選択する。各データ線dataに対応して電流源CSがデータ線駆動回路22内に設けられており、輝度情報に応じた電流レベルでデータ線を駆動する。電流源CSは、図示の電圧/電流変換回路からなり、輝度情報を表す電圧に応じて信号電流を出力する。信号電流は選択された走査線上の画素に流れ、走査線単位で電流書き込みが行われる。各画素はその電流レベルに応じた強度で発光を開始する。ただし、VCKAは、VCKBに対し、遅延回路24によってわずかに遅延されている。これにより、図4に示したように、scanBがscanAに先立って非選択となる。

【0025】

【発明の効果】本発明の画素回路、及びその駆動法によれば、能動素子(TFTなど)の特性ばらつきによらず、データ線からの信号電流 $I_w$ に正確に比例(または対応)する駆動電流 $I_{drv}$ を、電流駆動型の発光素子(有機EL素子など)に流すことが可能である。このような画素回路をマトリクス状に多数配置することにより、各画素を正確に所望の輝度で発光させることができるので、高品位なアクティブマトリクス型表示装置を提供することが可能である。特に、駆動用TFTの閾電圧を変換用TFTの閾電圧より低くならない様に設定することで、発光素子に流れるリーク電流を抑制し、以て発光素子の微発光を抑える。これにより、有機ELディスプレイなど電流駆動型の表示装置のコントラストを改善して画質を高めることが可能になる。

【図面の簡単な説明】

【図1】本発明に係る表示装置を構成する画素回路の実施形態を示す回路図である。

【図2】薄膜トランジスタのゲート長と閾電圧との関係を示すグラフである。

【図3】本発明に係る表示装置の構成例を示す断面図である。

【図4】図1に示した実施形態における各信号の波形例を示す波形図である。

【図5】図1の実施形態に係る画素回路を使用した表示装置の構成例を示すブロック図である。

【図6】従来の画素回路の例を示す回路図である。

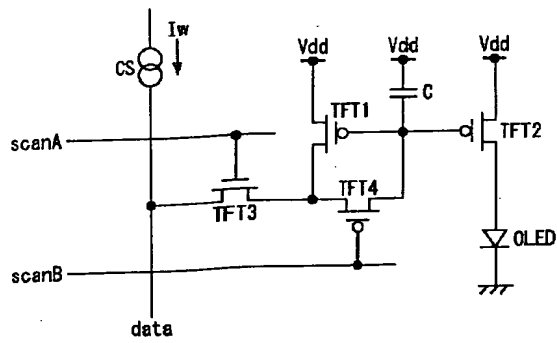
【図7】従来の表示装置の構成例を示すブロック図である。

【符号の説明】

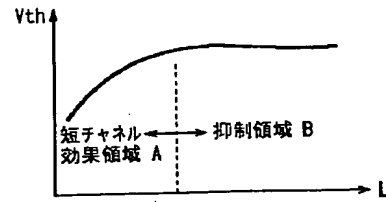
OLED・・・発光素子、TFT1・・・変換用薄膜トランジスタ、TFT2・・・駆動用薄膜トランジスタ、TFT3・・・取込用薄膜トランジスタ、TFT4・・・スイッチ用薄膜トランジスタ、C・・・保持容量、CS・・・電流源、scanA・・・走査線、scanB・・・走査線、data・・・データ線、21・・・走査線駆動回路、22・・・データ線駆動回路、23・・・

・走査線駆動回路、25・・・画素

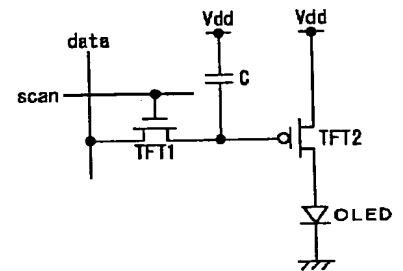
【図1】



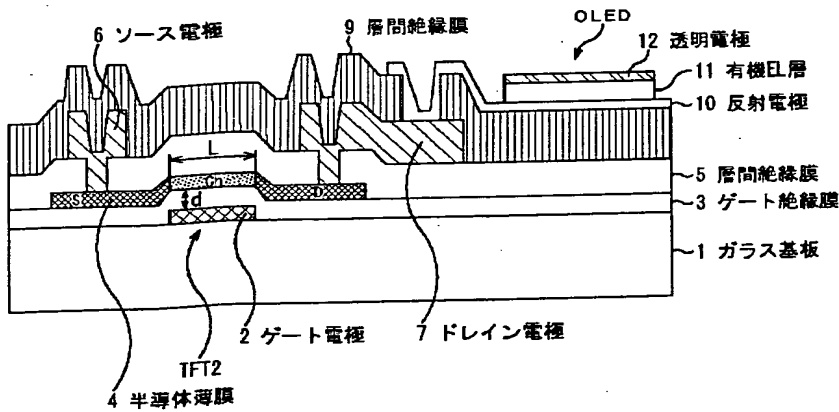
【図2】



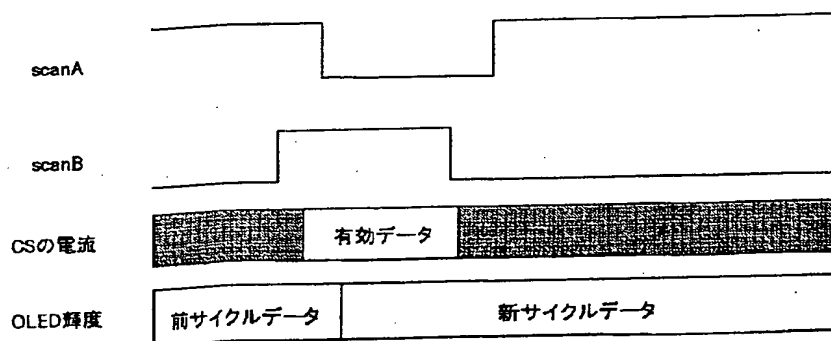
【図6】



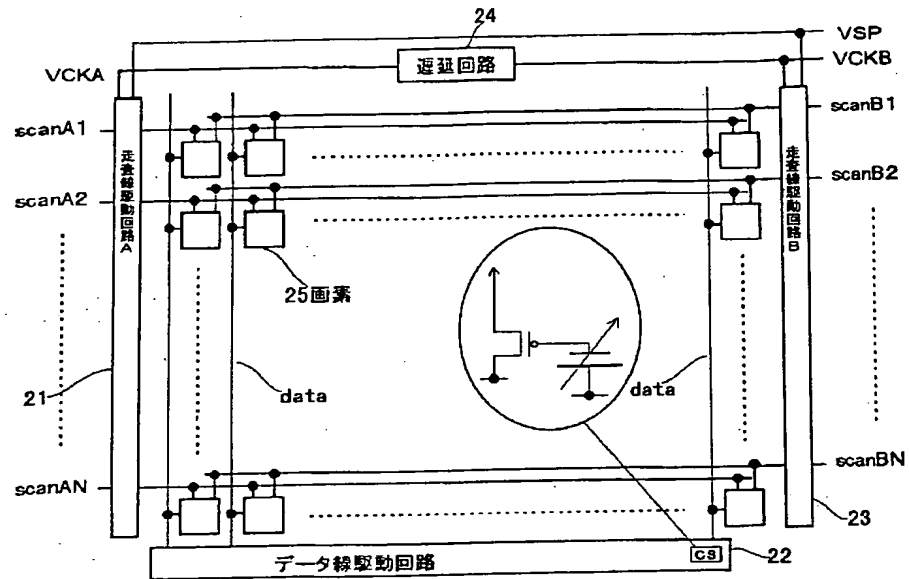
【図3】



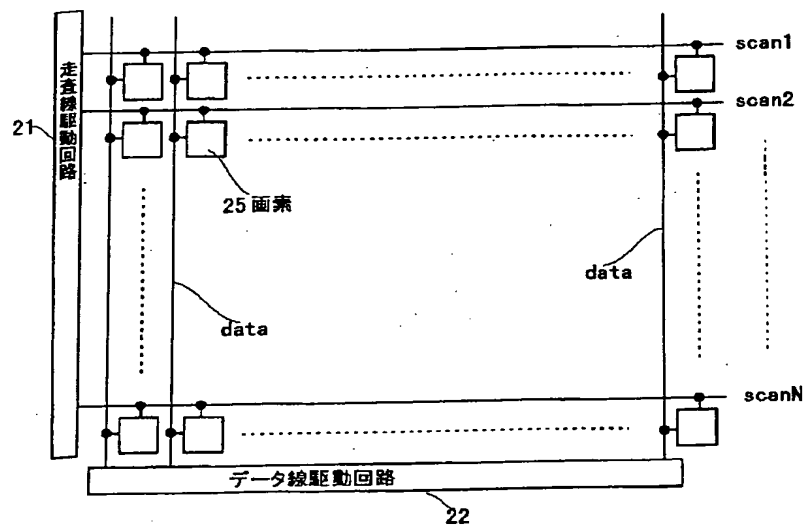
【図4】



【図5】



【図7】



フロントページの続き

(51)Int.Cl.<sup>7</sup>  
// H05B 33/14

識別記号

F I  
H01L 29/78

ターマコード (参考)

614

Fターム(参考) 3K007 AB17 BA06 CA01 CB01 CC01  
DA00 DB03 EB00 FA01  
5C080 AA06 BB05 CC03 DD12 DD30  
EE25 FF12 HH09 KK02  
5C094 AA02 AA06 AA07 AA14 AA25  
BA03 BA27 CA19 DA09 EA05  
EB02 FB01  
5F110 AA06 AA08 AA14 BB02 CC08  
DD02 EE25 GG02 GG13 GG32  
NN02 NN78 NN80